

PROGRAMA ANALITICĂ
a disciplinei:
CIRCUITE INTEGRATE DIGITALE

1. Titularul disciplinei: conf.dr.ing. Damian Imbrea

2. Tipul disciplinei: DI211

3. Structura disciplinei:

Semestru I	Numărul de ore pe săptămână				Forma de evaluare finală	Numărul de ore pe semestru				
	C	S	L	P		C	S	L	P	Total
4	3	-	2	1	examen	42	-	28	14	84

4. Obiectivele cursului:

Prezentarea:

- familiilor de circuite integrate digitale,
- unor metode de sinteză și analiză a circuitelor logice,
- unor clase de circuite logice si aplicatii.

5. Concordanța între obiectivele disciplinei și obiectivele planul de învățământ:

6. Rezultatele învățării exprimate în competențe cognitive, tehnice sau profesionale

7. Proceduri folosite la predarea disciplinei:

- expunerea la tablă, cu exemple și aplicații,
- prezentarea cu proiectorul de imagini,
- analize pe calculator.

(Se precizează și: a) metodele și mediile de învățare centrate pe student; b) strategii de actualizare a predării conform programului de studiu, caracteristicilor studenților, formei de învățământ și criteriilor de calitate adoptate.)

8. Sistemul de evaluare:

(La fiecare formă de evaluare se precizează tipul: tradițional, cu calculatorul, mixt.)

Evaluarea continuă:

Activitatea la seminar / laborator / proiect / practică (M)

Pondere în nota finală: 20%

(Se evaluează în funcție de frecvența și relevanța intervențiilor orale, calitatea lucrărilor efectuate, consemnarea sistematică a informațiilor semnificative generate de student în grupul de aplicație.)

Testele pe parcurs (M)

Pondere în nota finală: 10%

(Se utilizează pentru evaluarea pe parcursul semestrului a cunoștințelor, teoretice și / sau practice acumulate la orele de curs și de aplicații.)

Lucrări de specialitate (CC)

Pondere în nota finală: 10%

(Se utilizează pentru evaluarea competențelor generale și specifice pe baza unor lucrări elaborate de student precum: rezumate, sinteze științifice, eseuri tematice, referate, proiecte, rapoarte de activitate practică sau de

cercetare, studii de caz, recenzii etc.)

Evaluarea finală: (Se precizează: examen sau colocviu.) – Examen (T)

Ponderea în nota finală: 60%

Proba(e): - test scris (de rezolvare a 4 probleme)

(Se menționează fiecare probă și se precizează:

- a) categoria de sarcini (test de cunoștințe cu întrebări închise /deschise, dezvoltare tematică, rezolvare de probleme, demonstrație, prezentare de caz etc);
- b) condițiile de lucru (mijloace accesibile studentului în timpul probei) și
- c) ponderea în procente a fiecărei probe în nota examenului.)

9. Conținutul disciplinei:

a) Curs

Cap.1 Algebra logică – 3 ore

- 1.1 Coduri binare
- 1.2 Axiome și reguli de calcul
- 1.3 Funcții logice

Cap.2 Sinteza și analiza circuitelor combinaționale – 8 ore

- 2.1 Porți logice
- 2.2 Forme canonice ale funcțiilor logice și implementarea acestora
- 2.3 Proceduri de minimizare a funcțiilor logice
- 2.4 Circuite cu două și cu mai multe nivele de porți logice
- 2.5 Hazardul combinațional

Cap.3 Clase de circuite combinaționale – 6 ore

- 3.1 Multiplexoare-demultiplexoare
- 3.2 Codificatoare-decodificatoare
- 3.3 Conversoare de cod
- 3.4 Comparatoare
- 3.5 Circuite de deplasare
- 3.6 Detectoare-generatoare de paritate
- 3.7 Sumatoare-scazătoare
- 3.8 Unități aritmetice-logice

Cap.4 Familii de circuite integrate digitale – 3 ore

- 4.1 Circuite cu tranzistoare bipolare (TTL, ECL, IIL)
- 4.2 Circuite cu tranzistoare MOS (NMOS, CMOS)
- 4.3 Scalarea circuitelor MOS
- 4.4 Circuite BiCMOS

Cap.5 Latch-uri și bistabili – 2 ore

- 5.1 Semnale de ceas, semnale sincrone și asincrone
- 5.2 Latch-uri RS și D
- 5.3 Bistabili D și JK
- 5.4 Constrângeri de tip set-up și hold

Cap.6 Sinteza și analiza mașinilor secvențiale – 9 ore

- 6.1 Mașini secvențiale Mealy și Moore
- 6.2 Proiectarea cu bistabili D
- 6.3 Proiectarea cu bistabili JK
- 6.4 Proceduri de analiză a mașinilor secvențiale

Cap.7 Numărătoare și registre – 5 ore

- 7.1 Numărătoare modulo 2^n
- 7.2 Numărătoare modulo $p \neq 2^n$
- 7.3 Numărătoare BCD

- 7.4 Divizoare de frecvență cu numărătoare
- 7.5 Moduri de operare ale registrelor
- 7.6 Registre de deplasare cu reacție
- Cap.8 Circuite de memorie și logică programabilă – 3 ore
 - 8.1 Memorii RAM
 - 8.2 Memorii ROM
 - 8.3 Circuite PLA și PAL
 - 8.4 Circuite CPLD și FPGA
- Cap.9 Testarea circuitelor digitale – 3 ore
 - 9.1 Modele de defecte logice
 - 9.2 Detectia și localizarea defectelor
 - 9.3 Proceduri de testare
 - 9.4 Proiectare pentru testabilitate

Total ore curs - 42

b) Aplicații

Proiect:

- P1. Biblioteci de celule digitale.
Celule si reprezentari: simbol, schema, layout, Verilog/VHDL, abstract – 3 ore
- P2. Layout (layere, reguli, tehnologii) – 4 ore
- P3. Construirea layout-ului si abstract-ului unor celule si circuite digitale – 4 ore
- P4. Verificarea layout-ului (DRC, LVS) – 3 ore

Laborator:

- Norme de protectia muncii si PSI. Prezentarea aparaturii de laborator – 2 ore
- L1. Porți logice TTL și CMOS – 2 ore
- L2. Implementarea funcțiilor logice – 2 ore
- L3. Multiplexoare – 2 ore
- L4. Decodificatoare – 2 ore
- L5. Latch-uri – 2 ore
- L6. Bistabili D – 2 ore
- L7. Bistabili JK – 2 ore
- L8. Circuite secvențiale asincrone – 2 ore
- L9. Generatoare de semnale periodice – 2 ore
- L10. Numărătoare – 4 ore
- L11. Registre – 4 ore

Total ore aplicații - 42

10. Bibliografie selectivă

1. D. Imbrea, Circuite Logice Combinaționale, Ed. Gh. Asachi, Iași, 2004
2. D. A. Hodges and H. G. Jackson, Analysis and Design of Digital Integrated Circuits, McGraw-Hill, 1983
3. Wayne Wolf, Modern VLSI Design: System on Silicon, 2nd edition, Prentice Hall, New Jersey, 1998
4. M. Morris Mano, Digital Design, 2nd edition, Prentice Hall, LA, 1991
5. R. Jacob Baker, Harry W. Li, David E. Boyce, CMOS: Circuit Design, Layout and Simulation, IEEE Press, New York, 1998
6. *** Design Consideration for Logic Products: Application Book, Texas Instruments, 1998

Semnături:

Data:

Titular curs: **Imbrea Damian**
Titular aplicații: **Bonteanu Gabriel**