

Universitatea Tehnică "Gh. Asachi" Iași
Facultatea FACULTATEA DE ELECTRONICĂ ȘI TELECOMUNICAȚII
Domeniul: Inginerie electronică și telecomunicații
Specializarea: Microelectronică, optoelectronică și nanotehnologii
Forma de învățământ: ing. zi **Anul de studii:** 4 **Anul universitar:** 2007/2008

PROGRAMA ANALITICĂ
a disciplinei: Memorii semiconductoare

- 1. Titularul disciplinei:** șef lucrări dr. ing. Liviu Țigăeru
2. Tipul disciplinei: DO **codul:** DS510m
3. Structura disciplinei:

Semestrul	Numărul de ore pe săptămână				Forma de evaluare finală	Numărul de ore pe semestru				
	C	S	L	P		C	S	L	P	Total
9	2	-	1	-	colocviu	28	-	14	-	42

4. Obiectivele cursului:

Înșușirea cunoștințelor legate de proiectarea și implementarea celulelor elementare și a blocurilor de memorie semiconductoare.

5. Concordanța între obiectivele disciplinei și obiectivele planului de învățământ:
Obiectivele disciplinei respectă obiectivele fixate în planul de învățământ

6. Rezultatele învățării exprimate în competențe cognitive, tehnice sau profesionale

Ca urmare a însușirii informațiilor predate atât în timpul orelor de curs cât și a celor de laborator, este de așteptat ca studenții să-și extindă cunoașterea în domeniul implementării în tehnologia VLSI a blocurilor de memorie semiconductoare.

7. Proceduri folosite la predarea disciplinei:

La predare se folosește expunerea liberă, cu ajutorul videoproietorului. Materialul prezentat este discutat cu studenții în timpul expunerii. Subiectele discutate se găsesc selectiv în bibliografia de specialitate menționată. În timpul expunerii, subiectele abordate sunt susținute/explicate prin diverse simulări ale exemplurilor prezentate la curs și/sau laborator.

8. Sistemul de evaluare:

Evaluarea continuă:

Activitatea la laborator

Ponderea în nota finală: 25% (mixt)

Evaluarea finală: (colocviu.)

Ponderea în nota finală: 75%

Probele:

1 lucrare scrisă: tradițional

a) test de cunoștințe

b) test scris; studentul nu are acces la referințe

9. Conținutul disciplinei:

a) Curs

Notiuni introductive: clasificare, arhitecturi specifice, parametrii specifici.

2h

Partea I. Implementarea celulelor elementare de memorie **8h**

1. Celule de memorie nevolatilă. Structura tranzistoarelor FGMOS. Mecanisme de transport a electronilor pe poarta izolată. Dispozitive de captură a sarcilor electrice de tip *charge trapping*. Dispozitive feroelectrice. Celula de memorie EPROM. Celula de memorie E²PROM. Celule de memorie Flash. 2. Celule de memorie volatilă. Tipuri de celule de memorie cu acces aleator. Celule registru de deplasare. Celule de memorie adresabile prin conținut. Celule de memorie multiport.

Partea II. Implementarea blocurilor de memorie **12h**

Blocuri de memorie cu acces aleator dinamic (DRAM). Blocuri de memorie cu acces aleator dinamic sincrone (SDRAM). Tehnici de optimizare a blocurilor de memorie DRAM. Blocuri de memorie cu acces aleator static (SRAM). Tehnici de optimizare a blocurilor de memorie DRAM. Blocuri de memorie nevolatilitate. Blocuri de memorie cu acces secvențial. Principii generale de funcționare. Blocuri de memorie cu acces secvențial pe bază de blocuri RAM. Blocuri de memorie cu acces secvențial pe bază de regiștrii de deplasare. Blocuri de memorie de tip FIFO. Blocuri de memorie cu adresare prin conținut CAM. Blocuri speciale de memorie. Memoria Cache. Organizarea memoriei cache. Blocuri mixte de memorie cache-DRAM.

Partea III. Implementarea circuitelor specifice utilizate în blocurile de memorie **6h**

Amplificatoare de date. Referințe de tensiune și de curent. Decodare de adresă. Circuite pentru managementul semnalului de ceas. Blocuri de intrare și de ieșire.

Total **28** ore

b) Aplicații

- | | |
|--|-----------|
| 1. Caracteristicile de funcționare ale tranzistorului FGMOS. | 2h |
| 2. Blocuri de memorie E ² PROM. | 2h |
| 3. Celula de memorie SRAM. | 2h |
| 4. Celule de memorie DRAM. | 2h |
| 5. Blocuri de memorie adresabile prin conținut. | 2h |
| 6. Blocuri de memorie asociativă. | 2h |
| 7. Test. Recuperări. | 2h |

Total **14** ore

10. Bibliografie selectivă

- [1] *CMOS Memory Circuits*, T.P. Haraszti, Kluwer Academic Publishers, 2000
- [2] *VLSI Design of non volatile memories*, G. Cmpardo, Kluwer Academic Publishers, 2002
- [3] *High Performance Memories*, B. Prime, John Wiley and Sons, 1999
- [4] *VLSI Design for Analog and Digital Circuits*, R.L.Geiger, P.E.Allen, N.R. Strader, McGraw Hill, 1990

Semnături:

Data: 20.10.2007

Titular curs: sef lucrari dr. ing. Țigăeru Liviu

Titular(i) aplicații: sef lucrari dr. ing. Țigăeru Liviu